



1FW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): Cho Dong-Sik

Docket: 8729-234

Serial No.: 10/823,307

Filed: April 13, 2004

For: METHOD AND SYSTEM FOR LOCATING A  
GPS CORRELATED PEAK SIGNALCommissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450SUBMISSION OF PRIORITY DOCUMENTS

Sir:

Attached herewith are certified copies of Korean Application No. 2003-47185 filed July 11, 2003 and Korean Application No. 2003-58493 filed August 23, 2003 from which priority is claimed in the above-identified application under 35 U.S.C. §119.

Respectfully submitted,

F. CHAU &amp; ASSOCIATES, LLC

  
\_\_\_\_\_  
Frank Chau

Reg. No. 34,136

Attorney for Applicant(s)

F. CHAU & ASSOCIATES, LLC  
1900 Hempstead Turnpike, Suite 501  
East Meadow, NY 11554  
Tel.: (516) 357-0091  
Fax: (516) 357-0092  
FC/pgCERTIFICATE OF MAILING UNDER 37 C.F.R. §1.8(a)

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail, postpaid in an envelope, addressed to the: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on May 20, 2004.

Dated: 5/20/04  
\_\_\_\_\_  
Frank Chau



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0047185  
Application Number

출원 년 월 일 : 2003년 07월 11일  
Date of Application JUL 11, 2003

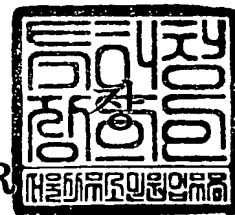
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2004 년 05 월 06 일

특 허 청

COMMISSIONER





## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.07.11
【발명의 명칭】	피크값 예상방법 및 회로와, 상관 최대값 탐색방법 및 회로
【발명의 영문명칭】	Method and circuits for estimating peak value, and method and circuits for searching correlated maximum value
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박영우
【대리인코드】	9-1998-000230-2
【포괄위임등록번호】	1999-030203-7
【발명자】	
【성명의 국문표기】	조동식
【성명의 영문표기】	CHO, Dong Sik
【주민등록번호】	690710-1182510
【우편번호】	449-844
【주소】	경기도 용인시 수지읍 신봉리 320-6
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박영우 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	11 면 11,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	19 항 717,000 원
【합계】	757,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 피크값 예상방법 및 회로를 개시한다. 본 발명의 방법은 수신된 신호와 복제된 신호 사이의 상관값을 구하고 구해진 상관 적분값이 피크값인지를 예상하는 방법에 있어서, 상관 적분값의 이전 샘플값과 현재 샘플값을 비교하여 비교값을 생성하고, 샘플기간동안 생성된 비교값들의 변화값을 발생하고, 변화값이 임계값 이상인 경우에 상관값을 피크값 후보자로 예상하는 단계를 포함한다.

따라서, 본 발명에서는 CDMA 통신 시스템에서 동기 포착시 복수의 상관값들 중 피크값을 샘플값 변화를 예측하여 판단할 수 있다.

**【대표도】**

도 6

**【명세서】****【발명의 명칭】**

피크값 예상방법 및 회로와, 상관 최대값 탐색방법 및 회로{Method and circuits for estimating peak value, and method and circuits for searching correlated maximum value}

**【도면의 간단한 설명】**

도 1은 본 발명에 관련된 GPS 수신기의 블록도.

도 2는 도 1의 채널회로의 종래의 구성을 나타낸 블록도.

도 3은 본 발명에 의한 채널회로의 구성을 나타낸 블록도.

도 4는 피크치가 존재하지 않는 탭의 1샘플기간 동안의 샘플값 변화를 나타낸 그래프.

도 5는 피크치가 존재하는 탭의 1샘플기간 동안의 샘플값 변화를 나타낸 그래프.

도 6은 1샘플기간 동안의 피크치가 존재하지 않는 탭과 피크치가 존재하는 탭의 샘플값 변화를 대비한 그래프.

도 7은 본 발명에 의한 채널회로의 바람직한 일실시예의 구성을 나타낸 블록도.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<8> 본 발명은 확산 스펙트럼(SS : Spread Spectrum) GPS(Global Positioning System) 수신기에 관한 것으로, 특히 동기 포착을 위한 상관 최대값의 탐색을 고속으로 할 수 있는 방법 및 회로에 관한 것이다.



- <9> 광역 위치결정 시스템(GPS:Global Positing System)은 일정 궤도에 30개 이상의 위성들이 위치하고 특정 위치에서 30개 위성들 중 최대 12개의 위성들이 GPS 수신기로 동시에 볼 수 있다.
- <10> GPS 수신기는 가시범위 이내에 있는 몇 개의 위성들로부터 동시에 전송된 신호들의 통과 시간을 계산함으로써 위치를 결정한다. 수신기는 위치를 계산하기 위해서 적어도 네 개의 가시 위성들의 신호를 수신해야 한다.
- <11> GPS 시스템의 각 위성은  $1575.42\text{MHz}$ 의 반송 주파수로 소위 L1 신호를 전송한다. 이 주파수는 또한  $154f_0$ 로 표시되고, 여기서,  $f_0 = 10.23\text{MHz}$ 이다.
- <12> 위성에서, 신호들은 유사잡음시퀀스로 코드 분할 다중 액세스(CDMA : CODE DIVISION MULTI ACCESS) 방식으로 변조되어 코드 변조 광대역 신호로 형성된다.
- <13> L1 신호의 변조를 위해 각각의 위성에 이용된 유사잡음시퀀스들 중 하나는 골드 코드인 C/A 코드(조약/포착 코드)이다. 각 GPS 위성은 고유한 C/A 코드를 이용하여 신호를 전송한다. 코드들은 두 개의 1023비트 이진 시퀀스들의 모듈로2 합으로 형성된다. C/A 코드들은 이진 코드들이며, GPS 시스템에서 그 칩핑 레이트는  $1.023\text{MHz}$ 이다. C/A 코드는 코드의 반복 시간이  $1\text{ms}$ 임을 의미하는 1023 칩들을 구비한다.
- <14> L1 신호의 반송파는  $50\text{bit/s}$ 의 비트 레이트의 네비게이션 정보로 더 변조된다. 네비게이션 정보는 위성의 헬쓰(health), 궤도 및 클럭 데이터 매개변수들 등에 대한 정보를 포함한다.



- <15> 위성 신호들을 검출하고, 위성들을 식별하기 위해서, 수신기는 동기화 동작을 수행해야 하며, 수신기는 신호로 전송된 데이터가 수신되고 복조될 수 있도록, 각각의 위성들의 신호를 검색하고, 신호와 동기화를 시도한다.
- <16> 위치결정 수신기는 예컨대, 수신기가 스위치 온 될 경우에, 또한 수신기가 장시간 동안 임의의 위성의 신호를 수신할 수 없게 된 상황에서 동기화를 수행해야 한다. 이와 같은 상황은 예컨대, 디바이스가 움직이고, 디바이스의 안테나가 항상위성들에 관련하여 최적 위치에 있지 않기 때문에, 이동 디바이스들에서 쉽게 발생할 수 있고, 수신기에 도달하는 신호의 세기를 약하게 한다. 도시 지역들에서, 빌딩들은 또한 수신 신호에 영향을 미치고, 부가적으로, 전송 신호가 예컨대, 위성으로부터 일직선인(시선), 또한 빌딩들로부터 반사된 몇 개의 다른 루트들을 통해 수신기에 도달하는 소위 다중경로 전파를 일으킬 수 있다. 이러한 다중경로 전파의 결과로서, 동일한 신호는 다른 위상들을 갖는 몇 개의 신호들로서 수신된다.
- <17> 위성들에 대한 거리는 시간이 수신기에서 정확히 알려져 있지 않기 때문에 유사 범위(pseudo range)들이라 불리운다. 그 경우에 위치 및 시간의 결정은 충분한 정확성이 이루어질 때까지 반복된다.
- <18> 유사 범위의 계산은 다른 위성 신호들의 평균 통과 시간들을 측정함으로써 수행될 수 있다. 수신기가 수신 신호와 동기화한 후에, 신호로 전송된 정보는 복조된다.
- <19> 거의 모두 알려진 GPS 수신기들은 유사범위들을 계산하기 위해 상관 방법들을 이용한다. 위성들의 유사 랜덤 시퀀스들은 위치결정 수신기에 국부적으로 저장되거나, 생성된다.
- <20> 다운 변환이 수신 신호에 대해 수행되고, 수신기는 수신 신호를 저장된(또는 국부적으로 생성된) 유사잡음시퀀스와 승산한다. 승산의 결과로서 형성된 신호는 적분되고 그 결과는 수

신 신호가 위성에 의해 전송된 신호를 포함하는지를 표시한다. 수신기에서 실행된 승산은 매 시간 수신기에 저장된 유사잡음시퀀스의 위상이 쉬프팅되도록 반복된다. 정확한 위상은 상관 결과가 가장 높을 경우에, 정확한 위상이 발견되는 방식으로 추정된다. 상관 결과는 또한 GPS 신호로 전송된 정보를 나타내며, 복조 신호임을 의미한다.

- <21> 상술한 동기화 및 주파수 조정 처리는 수신기에 수신된 각각의 위성 신호에 대해 반복되어야 한다. 따라서, 이러한 처리는 수신 신호들이 약한 상황에서 특히 많은 시간을 소모한다.
- <22> 일부 종래 기술의 수신기들에서, 몇 개의 상관기들이 이러한 처리를 가속화시키기 위해 이용되며, 그로인해 더 많은 상관 피크들이 동시에 검색될 수 있다. 특정한 응용들에서, 상관기들의 수가 무한하게 증가될 수 없기 때문에, 상관기들의 수를 단순히 증가시킴으로써 동기화 및 주파수 조정 처리를 보다 많이 가속화시킬 수는 없다.
- <23> 일반적으로 수신기에서는 고속 동기를 위하여 다수의 채널을 가지며, 각 채널은 다중 상관 탭들로 구성된다. 따라서, 채널 수와 탭수에 비례하여 메모리에 저장되는 상관 피크값들의 수도 증가하게 되므로 많은 저장공간이 요구된다. 또한, 메모리에 저장된 데이터들을 참조하여 프로세서에서 동기 포착을 결정하는 알고리즘을 수행하기 위해서는 프로세서와 메모리 사이의 데이터 액세스량이 그만큼 증가하게 된다.
- <24> 그러므로 많은 데이터를 메모리에 고속으로 저장하고 다시 이들 데이터를 독출하여 데이터를 처리하기 위해서는 프로세서와 메모리 사이의 하드웨어 설계 부담이 증가하게 된다.
- <25> 또한, 많은 데이터를 저장하기 위해서는 대용량의 메모리가 요구되므로 메모리가 차지하는 면적이 커지게 되므로 이는 GPS 수신기의 소형화를 방해한다.



【발명이 이루고자 하는 기술적 과제】

- <26> 본 발명의 목적은 상술한 종래 기술의 문제점을 해결하기 위하여 상관 적분된 샘플값들을 메모리에 저장하기 전에 미리 샘플값들의 변화도를 예측하여 피크값으로 예상되는 샘플값만을 메모리에 저장하기 위한 피크값 예상방법 및 회로를 제공하는 데 있다.
- <27> 본 발명의 다른 목적은 다중 상관방식에서 샘플값들을 메모리에 저장하기 전에 미리 샘플값들의 변화도를 고려하여 상관 최대값을 탐색하고 탐색된 상관 최대값만을 메모리에 저장하기 위한 상관 최대값 탐색방법 및 회로를 제공하는 데 있다.

【발명의 구성 및 작용】

- <28> 상기 목적을 달성하기 위하여 본 발명의 방법은 수신된 신호와 복제된 신호 사이의 상관값을 구하고 구해진 상관 적분값이 피크값인지를 예상하는 방법에 있어서, 상기 상관 적분값의 이전 샘플값과 현재 샘플값을 비교하여 비교값을 생성하고, 일정 기간동안 상기 생성된 비교값들의 변화값을 발생하고, 상기 변화값이 임계값 이상인 경우에 상기 상관값을 피크값 후보자로 예상하는 것을 특징으로 한다.
- <29> 본 발명에서 변화값은 생성된 비교값의 부호가 양수인 경우를 카운트하고, 카운트값으로 제공한다.
- <30> 본 발명에서 비교값 생성은 이전 샘플값과 현재 샘플값을 비교하여 부호가 서로 다른 경우 현재 샘플값의 부호를 마이너스로 하고 부호가 동일한 경우에는 플러스로 하고 비교값의 절대값은 현재 샘플값의 절대값 보다는 작은 양의 실수값으로 생성한다. 바람직하기로는 현재 샘플값의 1/2 절대값으로 하는 것이 좋다. 절대값을 샘플값보다 작게 함으로써 변화값의 크기를 줄일 수 있다. 이는 하드웨어로 구현시 구성을 간단하게 한다.

- <31> 본 발명의 상관 최대값 탐색방법은 할당된 채널을 통하여 신호를 수신하고, 서로 다른 지연특성을 가진 복수의 복제된 신호들 각각과 상기 수신된 신호 사이의 상관값을 각 탭마다 구하고, 각 탭마다 상기 상관값을 일정 시간동안 적분하여 적분값들을 생성하고, 각 탭마다 상기 적분값을 샘플링하고, 샘플링된 샘플값의 변화값을 발생하고, 각 탭의 변화값들 중 임계값 이상의 변화값을 가진 탭의 상관값을 최대값으로 판단하는 단계를 구비하는 것을 특징으로 한다.
- <32> 본 발명에서 최대값으로 판단된 탭의 샘플값을 상기 복제된 신호의 복제 오류를 줄이기 위한 데이터로 사용하기 위하여 메모리에 저장한다.
- <33> 본 발명에서 임계값 이상의 변화값이 없을 경우에는 모든 탭에서 최대값이 존재할 확률이 낮은 것으로 판단하고 다음 탐색을 위하여 복제된 신호값 및 주파수를 변경한다.
- <34> 본 발명에서 임계값은 샘플링 수의 80% 이상의 값을 가진 것이 바람직하고 피크의 위치가 시간에 따라 흔들릴 수 있으므로 메모리에 저장되는 샘플값이 상위 랭킹 4개 정도가 되도록 임계값을 설정하는 것이 이상적이다.
- <35> 본 발명의 피크값 예상회로는 수신된 신호와 복제된 신호 사이의 상관값을 구하고 구해진 상관 적분값이 피크값인지를 예상하는 회로에 있어서, 상기 상관 적분값의 이전 샘플값과 현재 샘플값을 비교하여 비교값을 생성하는 비교부와, 일정 기간동안 상기 생성된 비교값들의 변화값을 발생하는 변화값 발생부와, 상기 변화값이 임계값 이상인 경우에 상기 상관값을 피크값 후보자로 예상하는 예측부를 포함한다.
- <36> 본 발명에서 변화값 발생부는 생성된 비교값의 부호가 양수인 경우를 카운트하고, 카운트값을 상기 변화값으로 제공하는 카운터로 구성한다.

<37> 본 발명에서 비교부는 동상 채널에서 현재 동상 샘플값을 1샘플주기 지연시켜서 이전 동상 샘플값을 발생하는 제1지연기와, 현재 동상 샘플값과 이전 동상 샘플값의 부호비트를 비교하여 불일치시에 현재 동상 샘플값의 부호를 마이너스로 하여 제1비교값을 발생하는 제1배타논리합회로와, 직교상 채널에서 현재 직교상 샘플값을 1샘플주기 지연시켜서 이전 직교상 샘플값을 발생하는 제2지연기와, 현재 직교상 샘플값과 이전 직교상 샘플값의 부호비트를 비교하여 불일치시에 현재 직교상 샘플값의 부호를 마이너스로 하여 제2비교값을 발생하는 제2배타논리합회로와, 상기 제1비교값과 제2비교값을 가산하여 상기 비교값으로 생성하는 가산기를 포함한다.

<38> 또한 본 발명에서 상관 최대값 탐색회로는 서로 다른 지연특성을 가진 복수의 복제된 신호들 각각과 수신신호 사이의 상관값을 각 탭마다 구하는 복수의 상관기들과, 각 탭마다 상기 상관값을 일정 시간동안 적분하여 적분값들을 생성하는 복수의 적분기들과, 각 탭마다 상기 적분값을 샘플링하고, 샘플링된 샘플값의 변화값을 발생하는 복수의 변화값 발생부들과, 상기 각 탭의 변화값들 중 임계값 이상의 변화값을 가진 탭의 상관값을 최대값으로 판단하는 최대값 판단부를 포함한다.

<39> 본 발명에서 상관 최대값 탐색회로는 상기 최대값 판단부의 출력신호에 응답하여 최대값으로 판단된 탭의 샘플값을 선택하기 위한 선택기와, 상기 선택된 샘플값을 저장하는 메모리를 더 포함한다.

<40> 본 발명에서 변화값 발생부는 동상 채널에서 현재 동상 샘플값을 1샘플주기 지연시켜서 이전 동상 샘플값을 발생하는 제1지연기와, 현재 동상 샘플값과 이전 동상 샘플값의 부호비트를 비교하여 불일치시에 현재 동상 샘플값의 부호를 마이너스로 하여 제1비교값을 발생하는 제1배타논리합회로와, 직교상 채널에서 현재 직교상 샘플값을 1샘플주기 지연시켜서 이전 직

교상 샘플값을 발생하는 제2지연기와, 현재 직교상 샘플값과 이전 직교상 샘플값의 부호비트를 비교하여 불일치시에 현재 직교상 샘플값의 부호를 마이너스로 하여 제2비교값을 발생하는 제2 배타논리합회로와, 상기 제1비교값과 제2비교값을 가산하여 상기 비교값으로 생성하는 가산기와, 일정 기간동안 상기 비교값의 양의 사인비트를 카운트하여 카운트값을 변화값으로 출력하는 카운터를 포함하는 것을 특징으로 한다.

<41> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 구체적으로 설명하고자 한다. 이 실시예는 이 기술에 숙련된 자들이 본 발명을 실시할 수 있게 충분히 상세하게 기술한다.

<42> 도 1은 일반적인 GPS 수신장치의 구성을 나타낸다. GPS 수신장치(100)는 GPS 위성들(200)로부터 전송된 1575.42MHz의 무선주파수신호를 GPS 안테나(102)를 통하여 수신한다. 수신된 무선주파수신호는 무선주파수 컨버터(104)에서 국부발진기(106)로부터 제공되는 국부발진신호와 믹싱되어 4.3MHz의 중간주파수신호로 다운컨버팅된다. 무선주파수 컨버터(104)는 저잡음 증폭기, 필터, 믹서, 중간주파수증폭기, 직교믹서(quadrature mixer)를 통해 동위상 및 직교위상 중간주파수신호로 분리되어 출력된다.

<43> 동위상 및 직교위상 중간주파수신호는 아날로그 디지털 변환기(ADC)를 통하여 각각 디지털 데이터신호로 변환되고 변환된 디지털 데이터신호는 복수의 채널 회로(110)에 전달된다. 각 채널회로(110)에서는 선택된 위성으로부터 제공된 GPS 신호의 동기포착 및 트래킹을 위한 코드상관관계를 수행하여 상관 최대값을 탐색한다. 탐색처리기(112)에서는 탐색된 상관 최대값을 가지고 동기포착 및 트래킹 동작을 수행하여 각 위성들로부터의 유사범위를 산출한다. 제어부(114)에서는 탐색처리기(112)로부터 제공된 복수의 유사범위들을 사용하여 수신기의 위치값을 산출하고 산출된 위치값을 표시부(116)에 표시한다.

- <44> 도 2를 참조하면, 종래의 채널회로(110)는 각 채널마다 선택된 위성신호의 C/A(coarse/acquisition)코드 및 반송파 주파수를 포착하기 위하여 2차원 탐색과정을 수행한다.
- <45> 중간주파수신호(I, Q)에는 도플러 주파수가 존재한다. 캐리어 수치제어발진기(140)를 통해 도플러 주파수를 발생시켜 이를 동위상발생기(136) 및 직교위상 발생기(138)를 통하여 동위상 및 직교위상신호로 각각 발생한다. 발생된 동위상 및 직교위상신호는 동위상 승산기(132) 및 직교위상 승산기(134)에서 동위상 중간주파수신호(I)와 직교위상 중간주파수신호(Q)와 각각 승산된다.
- <46> 승산된 신호는 다중 상관기를 통하여 복제된 신호와 각각 상관처리된다.
- <47> 복수의 상관기들(142)에는 동상 및 직교상 신호가 공급되고, 서로 다른 지연특성을 가진 복제된 신호들이 각각 공급된다. 서로 다른 지연특성을 가진 복제된 신호들은 코드 쉬프터(150)에 의해 발생된다. 코드 쉬프터(150)는 유사잡음코드 발생기(148)로부터 하나의 유사잡음 코드를 입력하여 순차적으로 지연하고 각 탭별로 지연된 복제코드를 각각 발생한다. 유사잡음 코드 발생기(148)는 코드 수치제어발진기(147)로부터 제공된 클럭신호에 동기되어 선택된 위상의 수신코드로부터 복제된 복제 코드를 발생한다.
- <48> 각 상관기들(142)은 각각 수신된 신호와 복제된 신호의 상관값을 구하고 구해진 상관값은 전검출(pre-detection) 적분시간동안 적분기(144)에서 적분된다. 각 탭별로 적분기(144)에서 적분된 상관 적분값, 즉 샘플값은 메모리(146)에 저장된다.
- <49> 따라서 채널당 탭수가  $n$ 개라면  $n$ 개의 샘플값들이 매 샘플주기마다 메모리에 저장되게 된다.



- <50>       탐색처리기(112)에서는 샘플기간동안, 후검출(post-detection)시간동안 메모리에 저장된 샘플값들을 가져다가 평균값을 구하고 구해진 평균값이 임계값을 초과하면 수신신호와 복제 신호가 동일하므로 해당 위성의 신호를 포착한 것으로 판단하고 이에 대한 확인절차, 즉 트래킹동작을 수행한다. 반대로 임계값 미만이면 동일하지 않고 수신된 신호가 잡음만 있는 것으로 판단하여 탐색범위, 즉 위상과 주파수를 변경한다. 즉, 코드수치제어발진기(147) 및 캐리어 수치제어발진기(140)의 값이 변경되도록 제어한다.
- <51>       그러므로, 종래의 수신기에서는 메모리에 저장되는 샘플들의 수가 채널수, 탭수, 후검색 시간의 곱으로 정해지게 되므로 대용량의 저장장소가 필요하게 된다.
- <52>       다량의 샘플들을 메모리에 라이팅하고 라이팅된 데이터를 리딩하는 동작을 고속으로 수행하여야 하므로, 하드웨어 개발자나 설계자 입장에서 탐색처리기와 메모리 사이의 신호인터페이스를 위한 하드웨어 설계부담이 증가되게 된다.
- <53>       동기포착 및 트래킹 시간을 줄이기 위하여 탭수를 증가하면 비례하여 메모리 인터페이싱을 위한 하드웨어 설계부담도 따라서 증가하게 된다.
- <54>       따라서, 본 발명에서는 메모리 인터페이싱 설계부담을 줄이기 위하여 메모리에 저장되는 샘플 수를 대폭적으로 줄임으로써 기존 문제점을 해결한다.
- <55>       도 3은 본 발명에 의한 채널회로(110)의 구성을 나타낸다. 도 3의 회로에서 도 2의 회로와 동일한 부분은 동일 부호로 처리한다. 도 3을 참조하면, 본 발명의 채널회로는 상관 적분값을 메모리(162)에 저장하기 저장하기 전에 상관 적분값의 상관 최대값을 상관 최대값 탐색회로(160)에서 미리 탐색하여 탐색된 상관 최대값만을 메모리(162)에 저장한다. 따라서,

메모리(162)의 저장용량을 기존 대비 대폭적으로 줄일 수 있고, 탐색처리기와 메모리 사이의 인터페이싱을 단순화시킬 수 있다.

<56> < 실시예 >

<57> 1. 상관 최대값 탐색 알고리즘

<58> 후검출을 위하여 16개의 샘플값들을 획득할 경우 상관 적분값, 즉 샘플값들은 도 4 및 도 5의 변화특성을 가진다. 즉, 도 4에 도시한 바와 같이 후검출기간동안 피크가 존재하지 않을 경우에는 I, Q 샘플값들의 절대값이 작고 변화가 심한 것을 알 수 있다. 그러나, 도 5에 도시한 바와 같이 피크가 존재할 경우에는 I, Q 샘플값들의 절대값이 크고 변화가 심하지 않는 것을 알 수 있다.

<59> 즉, 전체적으로 상관 적분값은 후처리 기간동안 다음과 같이 크게 4가지의 경향을 보인다.

<60> A. 샘플값이 작고 샘플값의 변화가 심한 경우

<61> B. 샘플값이 작고 샘플값의 변화가 심하지 않는 경우

<62> C. 샘플값이 크고 샘플값의 변화가 심한 경우

<63> D. 샘플값이 크고 샘플값의 변화가 심하지 않는 경우

<64> 상기 경향들 중에서 A, C는 수신된 신호가 잡음인 경우이고 B, D의 경우만 상관관계가 큰 경향을 나타내므로 수신된 신호가 원하는 신호일 확률이 높다 할 것이다.

<65> 따라서, 본 발명에서는 각 탭에서 샘플값들의 변화도를 예측하여 그 변화의 정도가 심하지 않을 경우 해당 탭에서 피크값이 존재할 확률이 높다고 예측한다.

- <66> 변화도 예측은 I 및 Q 샘플값들의 절대값을 1/2로 취하고 이전 샘플값과 현재 샘플값의 부호를 비교하여 부호가 다른 경우에는 1/2절대값의 부호를 마이너스로 하고, 부호가 동일한 경우에는 현재 부호를 플러스로 한 비교값을 산출한다. 이어서 산출된 I/2 비교값과 Q/2 비교값을 가산하여 변화값을 구한다. 피크가 존재하지 않을 경우와 존재할 경우에 대한 알고리즘 적용예를 <표 1> 및 <표 2>에 나타낸다.
- <67> 도 6을 참조하면, < 표 2 >에서는 변화값이 모두 지속적으로 양수를 유지함을 알 수 있고 < 표 1 >에서는 변화값이 양수인 경우가 7샘플에 불과하다. 따라서 변화값의 부호를 양수일 경우에만 카운트하고 이 카운트값이 임계값 이상인 경우에는 대응하는 탭의 샘플값이 상관 최대값인 것으로 판단한다.
- <68> 임계값과 비교하는 이유는 임계값 보다 작은 경우에는 즉 탭에 피크값이 존재할 확률이 적은 경우에는 다음 탐색을 바로 수행하기 위함이다.
- <69> 실험적으로 임계값은 전체 샘플 수의 80% 정도로 조정한다. 즉, 샘플 수가 16이면 14의 값을 가지도록 한다. 따라서 양수인 변화값의 수가 14 이상인 경우에만 그 탭의 샘플값이 메모리에 저장된다. 이와 같이 메모리에 제한적으로 저장된 샘플값들만을 가지고 최종 피크값을 찾는다.



## &lt;70&gt; 【표 1】

피크가 존재하지 않는 탭의 샘플값

	I값 (동위상 샘플값)	Q값 (직교위상 샘플값)	I/2 비교값	Q/2 비교값	변화값
1	174	-6	87	3	90
2	-214	280	-107	-140	-247
3	360	-88	-180	-44	-224
4	-297	154	-148.5	-77	-225.5
5	353	43	-176.5	21.5	-155
6	-84	289	-42	144.5	102.5
7	-95	-255	47.5	-112.5	-65
8	-4	-172	2	86	88
9	153	158	-76.5	-79	-155.5
10	-11	-267	-5.5	-133.5	-139
11	-267	-19	133.5	9.5	143
12	-44	-152	22	76	98
13	324	182	-162	-91	-253
14	-346	21	-173	10.5	-162.5
15	-167	-24	83.5	-12	71.5
16	20	-276	-10	138	128

<71> 따라서 기존에 비하여 본 발명은 메모리에 저장하는 샘플 수가 20%정도로 대폭 줄게 된다.

## &lt;72&gt; 【표 2】

피크가 존재할 탭의 샘플값

	I값 (동위상 샘플값)	Q값 (직교위상 샘플값)	I/2 비교값	Q/2 비교값	변화값
1	11000	389	5500	194.5	5694.5
2	11100	-363	5550	-181.5	5368.5
3	11300	-717	5650	358.5	6008.5
4	10900	-1670	5450	835	6285
5	10800	-2620	5400	1310	6710
6	10700	-2990	5350	1495	6845
7	10500	-3440	5250	1720	6970
8	10200	-4440	5100	2220	7320
9	9920	-5300	4960	2650	7610
10	9790	-5220	4895	2610	7505
11	9240	-6000	4620	3000	7620
12	8670	-6910	4335	3455	7790
13	8200	-7410	4100	3705	7805
14	8070	-7460	4035	3730	7765
15	7240	-8120	3620	4060	7680
16	6590	-8870	3295	4435	7730

## &lt;73&gt; 2. 상관 최대값 탐색회로

<74> 도 7을 참조하면, 본 발명의 바람직한 일 실시예의 상관 최대값 탐색회로(160)는 복수의 변화값 발생부들(170), 최대값 판단부(172), 선택부(174)를 포함한다.

<75> 변화값 발생부들(170) 각각은 지연기(170-1, 170-3), 배타논리합회로(170-2, 170-4), 가산기(170-5), 인버터(170-6), 카운터(170-7)를 포함한다.

<76> 지연기(170-1)는 동상 채널에서 현재 동상 샘플값의 사인비트를 1샘플주기 지연시켜서 이전 동상 샘플값의 사인비트를 발생한다.

<77> 배타논리합회로(170-2)는 현재 동상 샘플값의 사인비트와 이전 동상 샘플값의 사인비트를 비교하여 불일치시에 현재 동상 샘플값의 사인비트를 마이너스로 하고, 동일한 경우에는 플러스로 하여 제1비교값을 발생한다.

- <78> 지연기(170-3)는 직교상 채널에서 현재 직교상 샘플값의 사인비트를 1샘플주기 지연시켜서 이전 직교상 샘플값의 사인비트를 발생한다.
- <79> 배타논리합회로(170-4)는 현재 직교상 샘플값의 사인비트와 이전 직교상 샘플값의 사인비트를 비교하여 불일치시에 현재 직교상 샘플값의 사인비트를 마이너스로 하고, 동일한 경우에는 플러스로 하여 제2비교값을 발생한다.
- <80> 가산기(170-5)는 제1비교값을 사인비트로 가지는 2비트의 동상 절대값과 제2비교값을 사인비트로 가지는 2비트 절대값을 가산하고 가산된 값의 사인비트를 비교값으로 발생한다.
- <81> 카운터(170-7)는 사인비트가 양수인 경우, 즉 "0"인 경우에 1씩 카운트하기 위하여 인버터(28)를 통하여 "1"인 신호를 클럭 입력한다.
- <82> 최대값 판단부(172)는 로직회로로 구현되고 각 변화값 발생부들(170)들의 카운터로부터 출력된 카운트값을 비교값으로 입력하여 임계값(172-1)과 비교한다.
- <83> 복수의 비교값들 중 임계값(172-1) 이상의 비교값이 존재하지 않을 경우에는 1비트신호인 제1출력신호(172-2)를 세트시키지 않는다. 즉, 제1출력신호(172-2)가 세트되지 않으면 상관 피크값이 존재할 확률이 낮으므로 주파수와 위상을 변경하여 다음 탐색을 수행하라는 의미이다.
- <84> 그러나, 복수의 비교값들 중 임계값(172-1) 이상의 비교값이 존재할 경우에는 1비트신호인 제1출력신호(172-2)를 세트시키고 대응하는 적어도 하나 이상의 탭의 인덱스신호들을 제2출력신호(172-3)로 출력한다.



<85> 선택부(174)는 제2출력신호(173-3)에 응답하여 대응하는 탭들의 샘플값들을 선택하여 메모리에 전달한다. 따라서, 선택부(174)에서 선택된 샘플값들이 상관 최대값 후보자들로 메모리에 저장되게 된다.

<86> 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

#### 【발명의 효과】

<87> 상술한 바와 같이 본 발명에서는 모든 탭들로부터 제공되어 메모리에 저장된 샘플값들로부터 상관 최대값을 탐색하는 것이 아니라 메모리에 저장하기 전에 상관 최대값이 존재할 확률이 높은 탭의 샘플들만 메모리에 저장함으로써 메모리 저장용량을 줄일 수 있고, 상관 최대값 탐색을 위한 프로세서와 메모리 액세스 횟수를 대폭적으로 줄임으로써 하드웨어 부담을 줄이고 동기 포착 속도를 향상시킬 수 있다.

**【특허청구범위】****【청구항 1】**

수신된 신호와 복제된 신호 사이의 상관값을 구하고 구해진 상관 적분값이 피크값인지를 예상하는 방법에 있어서,

상기 상관 적분값의 이전 샘플값과 현재 샘플값을 비교하여 비교값을 생성하는 단계;

일정 기간동안 상기 생성된 비교값들의 변화값을 발생하는 단계; 및

상기 변화값이 임계값 이상인 경우에 상기 상관값을 피크값 후보자로 예상하는 단계를 구비하는 것을 특징으로 하는 피크값 예상방법.

**【청구항 2】**

제1항에 있어서, 상기 변화값은

상기 생성된 비교값의 부호가 양수인 경우를 카운트하고, 카운트값을 상기 변화값으로 제공하는 것을 특징으로 하는 피크값 예상방법.

**【청구항 3】**

제2항에 있어서, 상기 비교값 생성단계는

이전 샘플값과 현재 샘플값을 비교하여 부호가 서로 다른 경우 비교값의 부호를 마이너스로 하는 것을 특징으로 하는 피크값 예상방법.

**【청구항 4】**

제1항에 있어서, 상기 비교값은

상기 현재 샘플값의 절대값 보다는 작은 양의 실수값으로 하는 것을 특징으로 하는 피크값 예상방법.

## 【청구항 5】

제4항에 있어서, 상기 비교값은

상기 현재 샘플값의  $1/2$  절대값으로 하는 것을 특징으로 하는 피크값 예상방법.

## 【청구항 6】

제1항에 있어서, 상기 비교값 생성단계는

동상 채널에서 현재 동상 샘플값을 1샘플주기 지연시켜서 이전 동상 샘플값을 발생하고, 현재 동상 샘플값과 이전 동상 샘플값의 부호비트를 비교하여 불일치시에 현재 동상 샘플값의 부호를 마이너스로 하여 제1비교값을 발생하는 단계;

직교상 채널에서 현재 직교상 샘플값을 1샘플주기 지연시켜서 이전 직교상 샘플값을 발생하고, 현재 직교상 샘플값과 이전 직교상 샘플값의 부호비트를 비교하여 불일치시에 현재 직교상 샘플값의 부호를 마이너스로 하여 제2비교값을 발생하는 단계; 및

상기 제1비교값과 제2비교값을 가산하여 상기 비교값으로 생성하는 단계를 포함하는 것을 특징으로 하는 피크값 예상방법.

## 【청구항 7】

할당된 채널을 통하여 신호를 수신하는 단계;

서로 다른 지연특성을 가진 복수의 복제된 신호들 각각과 상기 수신된 신호 사이의 상관값을 각 탭마다 구하는 단계;

상기 각 탭마다 상기 상관값을 일정 시간동안 적분하여 적분값들을 생성하는 단계;

상기 각 탭마다 상기 적분값을 샘플링하고, 샘플링된 샘플값의 변화값을 발생하는 단계; 및

상기 각 탭의 변화값들 중 임계값 이상의 변화값을 가진 탭의 상관값을 최대값으로 판단하는 단계를 구비하는 것을 특징으로 하는 상관 최대값 탐색방법.

【청구항 8】

제7항에 있어서, 상기 방법은 상기 최대값으로 판단된 탭의 샘플값을 상기 복제된 신호의 복제 오류를 줄이기 위한 데이터로 사용하기 위하여 메모리에 저장하는 것을 특징으로 하는 상관 최대값 탐색방법.

【청구항 9】

제7항에 있어서, 상기 방법은 상기 임계값 이상의 변화값이 없을 경우에는 모든 탭에서 최대값이 존재할 확률이 낮은 것으로 판단하고 상기 복제된 신호값 및 주파수를 변경하는 것을 특징으로 하는 상관 최대값 탐색방법.

【청구항 10】

제7항에 있어서, 상기 변화값 발생단계는

동상 채널에서 현재 동상 샘플값을 1샘플주기 지연시켜서 이전 동상 샘플값을 발생하고, 현재 동상 샘플값과 이전 동상 샘플값의 부호비트를 비교하여 불일치시에 현재 동상 샘플값의 부호를 마이너스로 하여 제1비교값을 발생하는 단계;

직교상 채널에서 현재 직교상 샘플값을 1샘플주기 지연시켜서 이전 직교상 샘플값을 발생하고, 현재 직교상 샘플값과 이전 직교상 샘플값의 부호비트를 비교하여 불일치시에 현재 직교상 샘플값의 부호를 마이너스로 하여 제2비교값을 발생하는 단계;

상기 제1비교값과 제2비교값을 가산하여 상기 비교값으로 생성하는 단계; 및

일정 기간동안 상기 비교값의 양의 부호를 카운트하고 상기 변화값으로 카운트값을 출력하는 단계를 구비하는 것을 특징으로 하는 상관 최대값 탐색방법.

【청구항 11】

제8항에 있어서, 상기 임계값은 샘플링 수의 80% 이상의 값을 가진 것을 특징으로 하는 상관 최대값 탐색방법.

【청구항 12】

제11항에 있어서, 상기 메모리에 저장되는 샘플값이 상위 랭킹 4개 정도가 되도록 임계값을 설정하는 것을 특징으로 하는 상관 최대값 탐색방법.

【청구항 13】

수신된 신호와 복제된 신호 사이의 상관값을 구하고 구해진 상관 적분값이 피크값인지를 예상하는 회로에 있어서,

상기 상관 적분값의 이전 샘플값과 현재 샘플값을 비교하여 비교값을 생성하는 비교부;

일정 기간동안 상기 생성된 비교값들의 변화값을 발생하는 변화값 발생부; 및

상기 변화값이 임계값 이상인 경우에 상기 상관값을 피크값 후보자로 예상하는 예측부를 구비하는 것을 특징으로 하는 피크값 예상회로.



## 【청구항 14】

제13항에 있어서, 상기 변화값 발생부는

상기 생성된 비교값의 부호가 양수인 경우를 카운트하고, 카운트값을 상기 변화값으로 제공하는 카운터로 구성된 것을 특징으로 하는 피크값 예상회로.

## 【청구항 15】

제14항에 있어서, 상기 비교값 생성단계는

이전 샘플값과 현재 샘플값을 비교하여 부호가 서로 다른 경우 비교값의 부호를 마이너스로 하는 것을 특징으로 하는 피크값 예상방법.

## 【청구항 16】

제13항에 있어서, 상기 비교부는

동상 채널에서 현재 동상 샘플값을 1샘플주기 지연시켜서 이전 동상 샘플값을 발생하는 제1지연기;

현재 동상 샘플값과 이전 동상 샘플값의 부호비트를 비교하여 불일치시에 현재 동상 샘플값의 부호를 마이너스로 하여 제1비교값을 발생하는 제1배타 논리합회로;

직교상 채널에서 현재 직교상 샘플값을 1샘플주기 지연시켜서 이전 직교상 샘플값을 발생하는 제2지연기;

현재 직교상 샘플값과 이전 직교상 샘플값의 부호비트를 비교하여 불일치시에 현재 직교상 샘플값의 부호를 마이너스로 하여 제2비교값을 발생하는 제2배타논리합회로; 및

상기 제1비교값과 제2비교값을 가산하여 상기 비교값으로 생성하는 가산기를 포함하는 것을 특징으로 하는 피크값 예상회로.

## 【청구항 17】

서로 다른 지연특성을 가진 복수의 복제된 신호들 각각과 수신신호 사이의 상관값을 각 탭마다 구하는 복수의 상관기들;

상기 각 탭마다 상기 상관값을 일정 시간동안 적분하여 적분값들을 생성하는 복수의 적분기들;

상기 각 탭마다 상기 적분값을 샘플링하고, 샘플링된 샘플값의 변화값을 발생하는 복수의 변화값 발생부들; 및

상기 각 탭의 변화값들 중 임계값 이상의 변화값을 가진 탭의 상관값을 최대값으로 판단하는 최대값 판단부를 구비하는 것을 특징으로 하는 상관 최대값 탐색회로.

## 【청구항 18】

제17항에 있어서, 상기 회로는

상기 최대값 판단부의 출력신호에 응답하여 최대값으로 판단된 탭의 샘플값을 선택하기 위한 선택기; 및

상기 선택된 샘플값을 저장하는 메모리를 더 구비하는 것을 특징으로 하는 상관 최대값 탐색회로.

## 【청구항 19】

제18항에 있어서, 상기 변화값 발생부는

동상 채널에서 현재 동상 샘플값을 1샘플주기 지연시켜서 이전 동상 샘플값을 발생하는 제1지연기;

현재 동상 샘플값과 이전 동상 샘플값의 부호비트를 비교하여 불일치시에 현재 동상 샘플값의 부호를 마이너스로 하여 제1비교값을 발생하는 제1배타 논리합회로;

직교상 채널에서 현재 직교상 샘플값을 1샘플주기 지연시켜서 이전 직교상 샘플값을 발생하는 제2지연기;

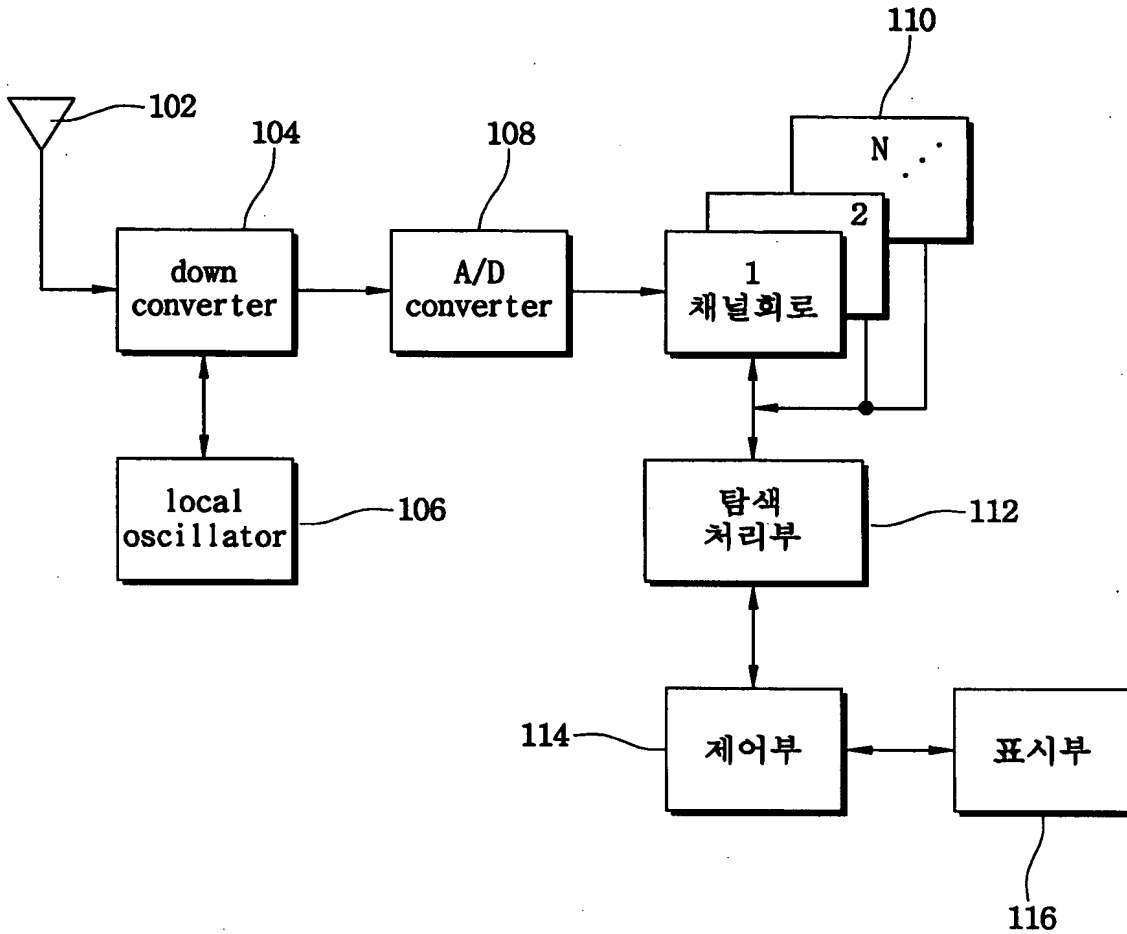
현재 직교상 샘플값과 이전 직교상 샘플값의 부호비트를 비교하여 불일치시에 현재 직교상 샘플값의 부호를 마이너스로 하여 제2비교값을 발생하는 제2배타논리합회로;

상기 제1비교값과 제2비교값을 가산하여 상기 비교값으로 생성하는 가산기; 및

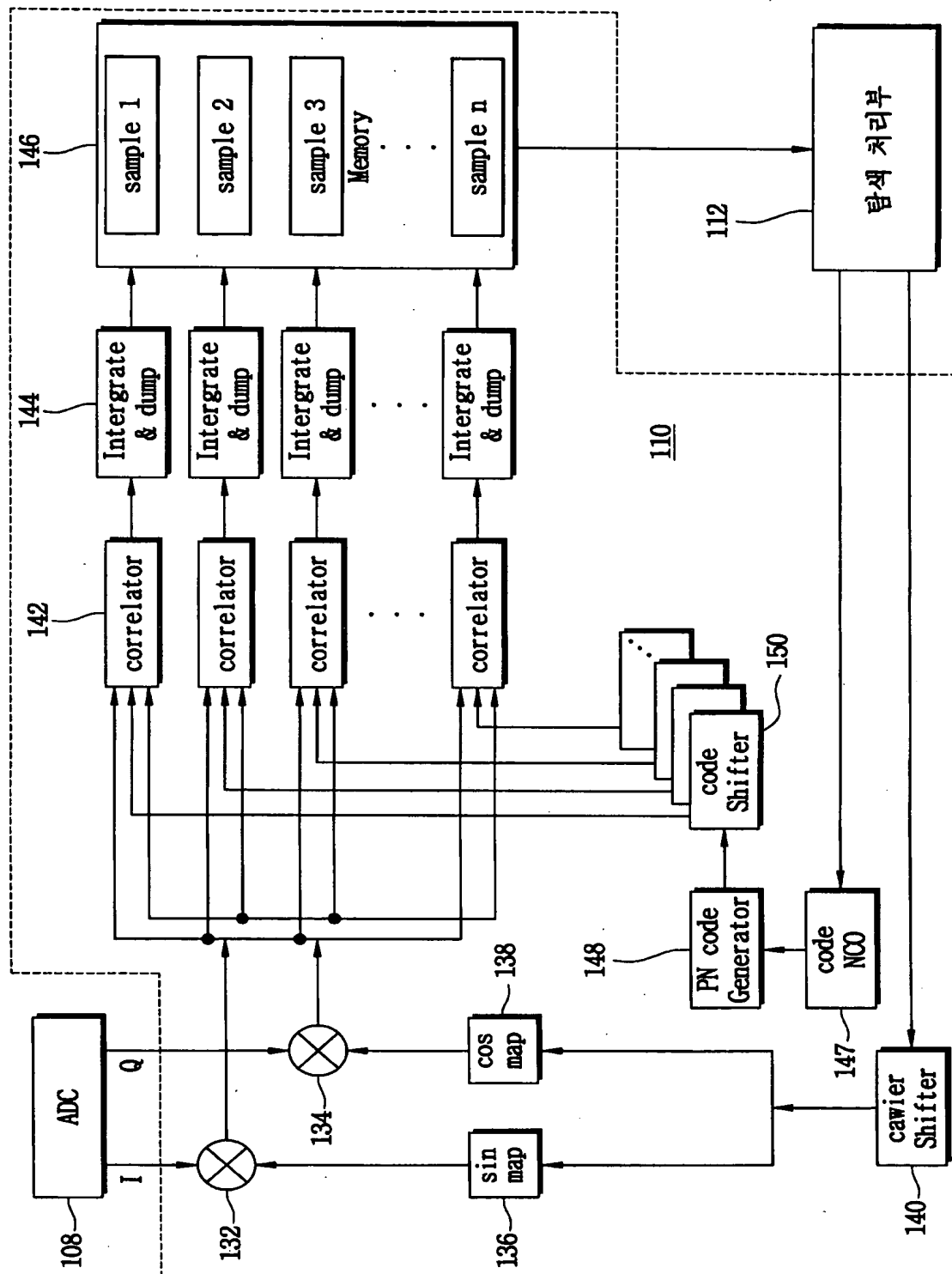
일정 기간동안 상기 비교값의 양의 사인비트를 카운트하여 카운트값을 변화값으로 출력하는 카운터를 포함하는 것을 특징으로 하는 상관 최대값 탐색회로.

【도면】

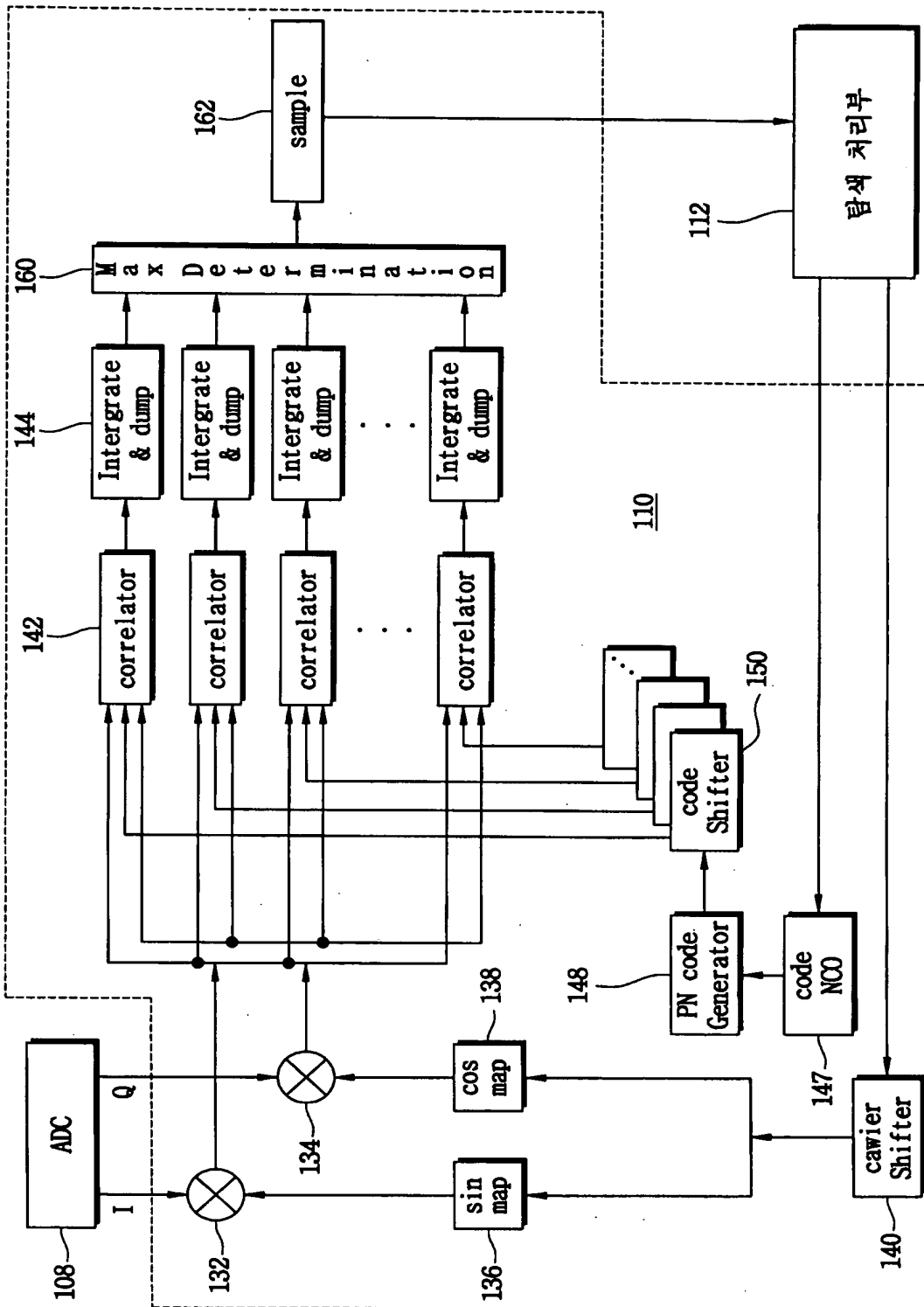
【도 1】



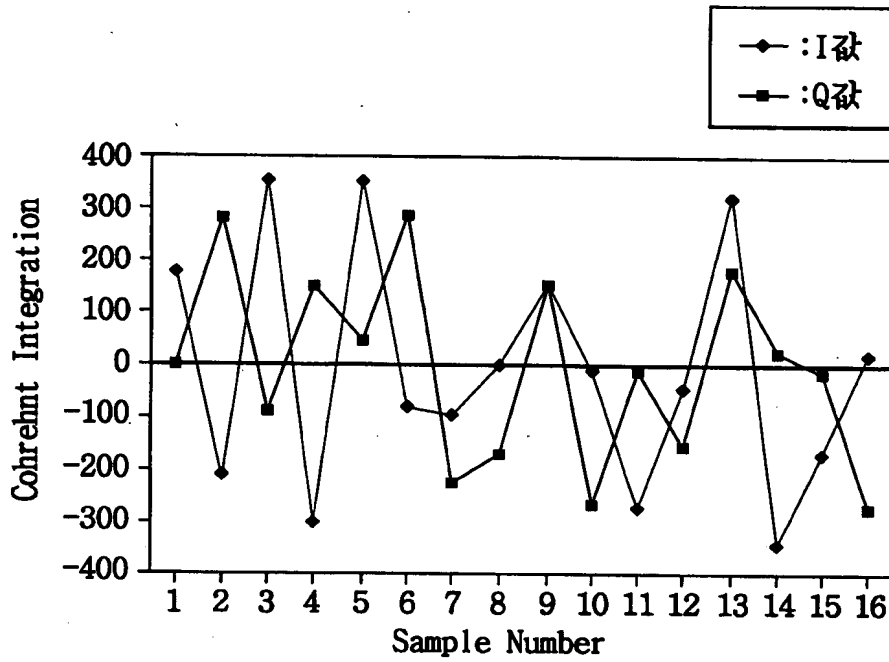
【도 2】



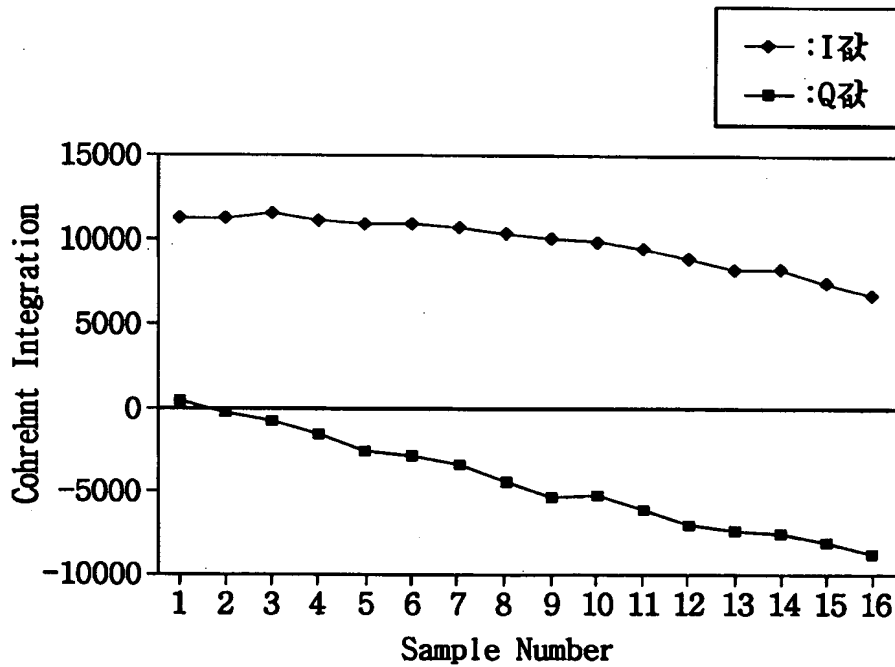
【도 3】



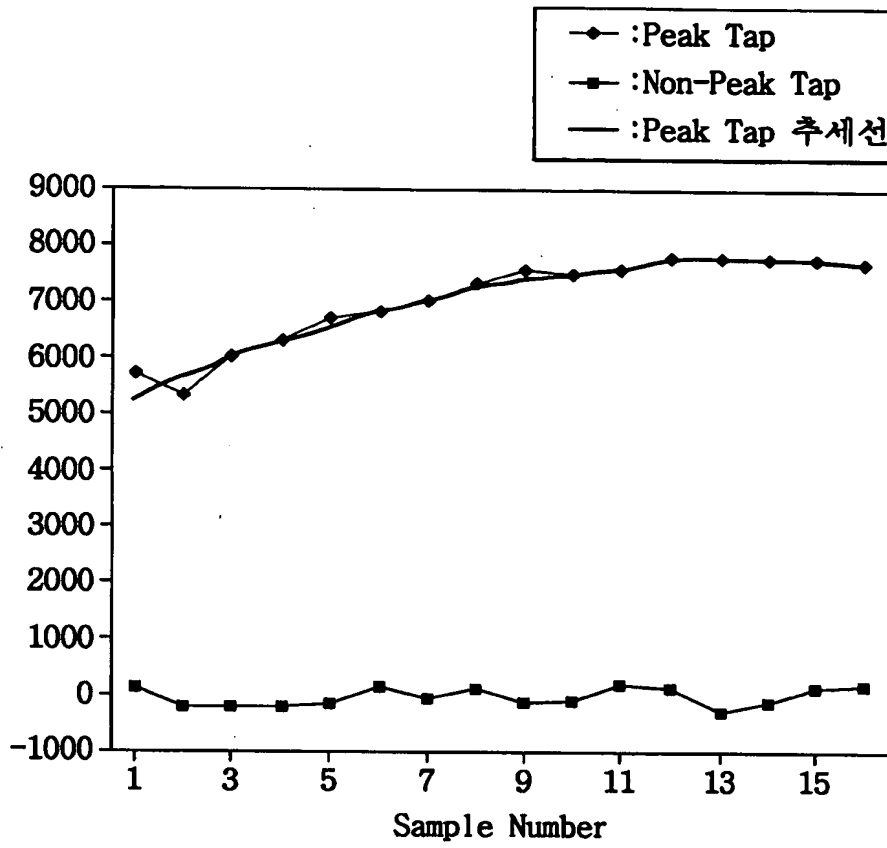
【도 4】



【도 5】



【도 6】





【도 7】

